

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-232054

(P2002-232054A)

(43)公開日 平成14年8月16日(2002.8.16)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 0 1 S 5/022		H 0 1 S 5/022	2 H 0 3 7
G 0 2 B 6/42		G 0 2 B 6/42	4 E 3 5 2
H 0 1 L 27/15		H 0 1 L 27/15	H 5 F 0 7 3
H 0 5 K 7/00		H 0 5 K 7/00	E

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21)出願番号 特願2001-23415(P2001-23415)

(22)出願日 平成13年1月31日(2001.1.31)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 瀬戸口 勝秀

京都府相楽郡精華町光台3丁目5番地3号

京セラ株式会社中央研究所内

Fターム(参考) 2H037 AA01 BA02 DA04 DA06 DA12

DA17 DA36

4E352 AA08 AA16 BB02 DD04 FF01

FF06

5F073 BA01 EA15 FA02 FA07 FA13

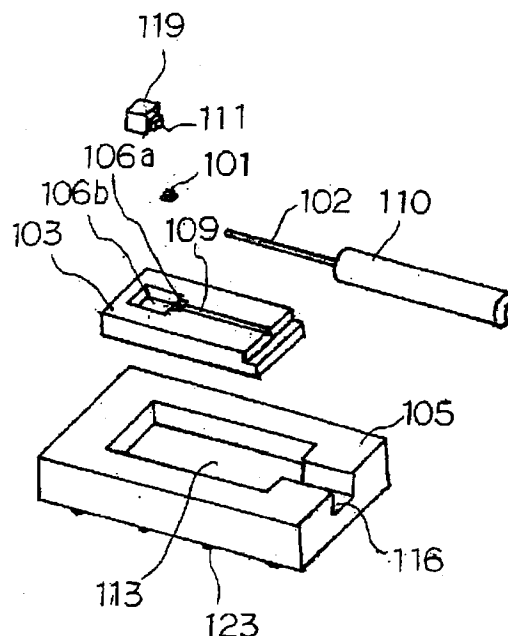
FA27 FA29

(54)【発明の名称】 光モジュールの実装構造

(57)【要約】

【課題】 光モジュールを電気配線基板に実装する2次実装において、実装後も安定した特性が維持できるばかりでなく、長期安定性にも優れた光モジュールの実装構造を提供すること。

【解決手段】 光ファイバ、該光ファイバに光接続される光半導体素子、及び該光半導体素子に接続された第1導体をそれぞれ設けた第1基体と、該第1基体を載置し前記第1導体に通電するための第2導体を設けた第2基体とを備えた光モジュールを、前記第2導体に接続する電気配線基板に配設するための実装構造において、前記第2基体の熱膨張係数が前記第1基体と前記電気配線基板の間にあり、前記第2基体のヤング率が前記第1基体及び前記電気配線基板より大きいことを特徴とする。



【特許請求の範囲】

【請求項 1】 第 1 基体を第 2 基体上に搭載して成る光モジュールを電気配線基板に配設するための光モジュールの実装構造であって、前記第 1 基体は、光ファイバと、該光ファイバに光接続される光半導体素子と、該光半導体素子に接続された第 1 導体とから成り、前記第 2 基体は、前記第 1 導体と前記電気配線基板との双方に接続される第 2 導体を設けて成るとともに、熱膨張係数が前記第 1 基体と前記電気配線基板の間にあり、かつヤング率が前記第 1 基体及び前記電気配線基板より大きいことを特徴とする光モジュールの実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば光ファイバ通信や光インターコネクションといった光伝送の送受信に使用される光モジュールの実装構造に関するものである。

【0002】

【従来の技術】 近年、光信号の送受信に使用される光モジュールにおいては、部品構成を簡素化してコストを低減したり、その組立て性を向上させるために、光半導体素子の給電用金属電極や光ファイバの固定用 V 溝が各々精密に形成された実装基板が使用されている。

【0003】 また、光半導体素子と光ファイバの接続には、所望の結合効率を得るために集光レンズが用いられてきたが、精密に加工された実装基板に両者を固定することで、光半導体素子と光ファイバを極めて近接させて配置でき、集光レンズを少なくとも所望の結合効率を得られるようにしている。

【0004】 実装基板を用いる光結合系の場合、光半導体素子と光接続する光ファイバを、そのまま筐体へ引き出し、光ファイバとそれを挿通させるパッケージに形成された孔の間隙を何らかの方法で封止せざるを得ない。

【0005】 例えば、図 8 に示す光パッケージ J では、パッケージ 71 の上面部に形成された切り欠き 81 とパイプ溝 75 に、一部が保護被覆 83 で覆われた光ファイバ 82 と保護被覆 83 を覆うガラスパイプ溝 78 とが配設され、さらにこの実装基板 80 上に光半導体素子である半導体レーザ 72 が実装固定され、光ファイバ 82 と半導体レーザ 72 とを光接続されるようにしている。

【0006】 そして、パッケージ 71 の上面において、封止用金属板 77 と蓋体 85 が封着された後に、切り欠き 81 に配置された低融点ガラスの紛失（不示図）を加熱・溶融させて気密構造を実現している。この低融点ガラスの加熱には、CO₂（炭酸ガス）レーザ等の手段によって部分加熱を行なうことが提案されている（例えば、特開平 7-63957 号公報を参照）。

【0007】 また、光素子と光ファイバの光結合系において、屈折率が空気よりも高くかつ光ファイバよりも低く、光学的に透明なゲル状樹脂を充填し、ゲル状樹脂周

囲を、湿度を通さない樹脂で覆った気密封止構造が提案されている（例えば特開平 10-227953 号公報を参照）。

【0008】

【発明が解決しようとする課題】 しかしながら、図 8 に示す光モジュール J の構造では、光ファイバ 82 とそれに装着されたガラスパイプ 78 がパッケージ 71 に配設される構造を採用している。通常用いられる多層セラミックパッケージにおいては、薄板を積層する製法が用いられることから、光ファイバ 82 が配設される切り欠き 81 とガラスパイプ 78 が配設されるパイプ溝 75 の中心軸がパッケージ 71 に対して大きくずれる。

【0009】 また、パッケージ 71 内に半導体レーザ 72 と光ファイバ 82 を搭載する実装基板 80 を固定する。この実装基板 80 上に形成される V 溝 86 は外形を基準にする固定方法では、V 溝 86 に対する切り欠き 81 の中心軸と V 溝 86 の中心軸との位置関係が大きくずる。すなわち、シリコン等の実装基板は一般に数インチサイズのウェハーにエッチングで V 溝を形成した後に、ダイシングにより個別の基板に分断するが、このようなダイシング工法では、V 溝を基準にして外形精度を高く加工することは困難である。

【0010】 したがって、V 溝を基準に光ファイバを実装した場合、パッケージの切り欠きとパイプ溝と V 溝の位置関係が大きくずれるため、光ファイバとそれに装着したフェルールの軸が直線的に固定されない。これにより、光ファイバに対し不要な曲げ、いわゆるマイクロベンドが生じ、光モジュールが受ける環境変化により、その曲げの位置から破断するという重大な問題を抱えている。

【0011】 また、上記マイクロベンドを防止するために、光ファイバとフェールを切り欠き 81 及びパイプ溝 75 に対して精密に軸を位置決めすることも考えられるが、これには、観察が容易なように光ファイバ自身に表面処理を施したり、上記軸を位置決めするための複雑で高機能な装置を容易する必要がある。そしてこのことは、光モジュールの組立てが煩雑となるので問題である。

【0012】 また、上記マイクロベンドを防止するための別の手段として、シリコン基板に光ファイバを搭載する V 溝と、フェールを搭載固定するための V 溝を予め同一に形成した構成も考えられる。しかし、光ファイバを搭載するための V 溝の幅は通常 140 μm 程度に比べ、フェールを搭載する V 溝幅は、1500 μm 程度と広く、また、深さも 600 μm 程度と大きくなってしまふ。したがって、これらを形成するための工程も複雑化し、また、シリコン基板自体も大きくなり、実用的でなく、さらに、低コスト化を実現することは困難である。

【0013】 さらに、樹脂を用いたパッケージング法と

して、トランスファーモールドを用いた光モジュールも提案されているが、樹脂を用いて成形することにより内部に大きな歪みが生じることが問題となっている。

【0014】図7は、樹脂のヤング率に対する、成形前を0として、成形後における内部に実装された光素子と光ファイバとの相対的な位置ずれを変形量として示したグラフである。樹脂のヤング率が高くなるにつれ変形量が大きくなることがわかる。

【0015】また、通常のトランスファー成形可能な樹脂は、ヤング率が20000N/mm²程度と大きく、樹脂を充填する際の充填圧や成形時の高温により、さらに大きな歪みが光結合部周辺に生じることと考えられ、光結合特性が大きく劣化するという問題もある。

【0016】また、従来、光モジュールを電気配線基板に実装する2次実装において、外部との電気信号の授受を行なうリードを電気配線基板に実装固定して行なっていた。この形態ではパッケージの小型・低背化は困難で、表面実装を行う高密度実装には不向きである。

【0017】リードを用いずパッケージと電気配線基板とを直接はんだバンプ等を用いて接続を行なうことも考えられるが、電気配線基板の材料は、エポキシ等の樹脂が主原料であるのに対し、光モジュールのパッケージは、金属やセラミックが主原料として用いられる。このため、光モジュールをはんだバンプを介して電気配線基板に2次実装を行なうと、実装後、作動使用中などにおいて外部からの温度変化等が生じた場合、パッケージ材料と電気配線基板材料の熱膨張差により、電気配線基板の反りや変形が生じ、光モジュールの特性を劣化させるばかりか、場合によっては接合固定部等から破断し、電気的接続がたたれ故障の原因となる可能性がある。

【0018】そこで本発明は、光モジュールを電気配線基板に実装する2次実装において、実装後も安定した特性が維持できるばかりでなく、長期安定性にも優れた光モジュールの実装構造を提供することを目的とする。

【0019】

【課題を解決するための手段】上記課題を解決するために、本発明の光モジュールの実装構造は、第1基体を第2基体上に搭載して成る光モジュールを電気配線基板に配設するための光モジュールの実装構造であって、前記第1基体は、光ファイバと、該光ファイバに光接続される光半導体素子と、該光半導体素子に接続された第1導体とから成り、前記第2基体は、前記第1導体と前記電気配線基板との双方に接続される第2導体を設けて成るとともに、熱膨張係数が前記第1基体と前記電気配線基板の間にあり、かつヤング率が前記第1基体及び前記電気配線基板より大きいことを特徴とする。

【0020】

【発明の実施の形態】以下に、本発明の実施形態について模式的に図示した図面に基づいて詳細に説明する。

【0021】図1は本発明に係る光モジュールM1の斜

視図であり、図2は光モジュールM1の分解斜視図であり、図3は光結合部周囲の透視断面図である。

【0022】本発明の光モジュールM1は第1基体を第2基体上に搭載して成る。ここで、第1基体には、例えば表面がミラー指数で(100)面を主面とする単結晶シリコン基板103を用いる。また、その主面側にはKOH水溶液等を用いた異方性エッチングにより、光ファイバを搭載するためのV溝109、光半導体素子である例えば300μm角で厚み150μmのファブリペロー型半導体レーザ101を収容実装するための凹部106a、及び第3基体であるチップキャリア119を収容実装する凹部106bがそれぞれ形成されている。

【0023】チップキャリア119は例えばアルミナを主原料としたセラミックスで作製された800μm角の大きさであり、半導体レーザ101の後方からの光出力を監視するための受光素子であるPIN型フォトダイオード111が実装されている。

【0024】凹部106a及び106b内には、半導体レーザ101を実装固定、並びにチップキャリア119を固定するため、及び外部導体に電気的に接続を行なうために、上面にAu-Sn合金(例えば厚さ3μm)が形成された、第1導体であるCr/Au(ただし、下層/上層)電極をフォトリソプロセスにより形成する。

【0025】半導体レーザ101を、光導波層側を上面側に配置させたジャンクションアップで、シリコン基板103にフリップチップ実装機にて、ビジュアルアライメント実装固定し、電極間を例えばφ25μmのAuワイヤにてワイヤリングする。

【0026】この時、光導波層がシリコン基板103の主面より30μm下になるように、予め凹部106aの深さは180μmとして形成するとよい。

【0027】光ファイバ102が搭載されるV溝109は、光ファイバ102を搭載した際に、光ファイバ102のコア中心が半導体レーザ101の光導波層中心と一致するように、V溝109の幅を196μmとすることによりシリコン基板103の凹部106a内で主面下30μmの位置にて光結合が行なわれる。

【0028】同様に、PIN型フォトダイオード111をチップキャリア119に実装固定し、受光面側電極とチップキャリア側電極をφ25μmのAuワイヤ120bにてワイヤリングする。

【0029】さらに、チップキャリア111は、シリコン基板103の凹部106bに実装固定した。シリコン基板103は、第2基体であるアルミナを主原料としたセラミック多層配線基体105の凹部113に、エポキシ樹脂(エポテック353ND)にて実装収容した。シリコン基板103上に形成され光半導体素子へ電気接続された第1導体である電極112は、セラミック多層配線基体105に形成された外部端子であるランド104上に配置された接合のためのはんだボール123と電気

的に接続され、電極112と電極114間を $\phi 25\mu\text{m}$ のAuワイヤ120aにてワイヤリング接続する。

【0030】光ファイバ102はジルコニアで作製した $\phi 1.25\text{mm}$ 長さ6mmのセラミックスフェルルに搭載されたファイバスタブ構造となっており、シリコン基板103に形成されたV溝109に石英ガラス押さえ板108を用い実装搭載し、紫外線硬化型接着剤（UV1100：ダイキン工業製）等にて接着固定する。

【0031】シリコン基板103の凹部106a内の半導体レーザ101、及び、これに光結合される光ファイバとの間隙、並びに凹部106b内のPIN型フォトダイオードと半導体レーザ101との間隙、さらには、凹部106a、106b内を、屈折率1.47の透明シリコン樹脂を充填し、150度60分の熱硬化条件により固化する。

【0032】さらに、第2基体であるセラミック多層配線基体105の主面側をビスフェノール型エポキシ樹脂10重量%、酸無水物硬化材15重量%、フェノール樹脂系硬化材5重量%、シリコン樹脂改質材10重量%、無水珪酸60重量%の混合樹脂を用いて、150度4時間の熱硬化条件により固化することにより光モジュールM1が完成する。

【0033】ここで、第2基体であるセラミック多層配線基体105は、単結晶シリコン（熱膨張係数： $3\times 10^{-6}/^{\circ}\text{C}$ 、ヤング率： $1.3\times 10^5\text{N/mm}^2$ ）で形成される第1基体103が実装される主面側に、単結晶シリコンよりやや熱膨張係数の大きく、エポキシ等の樹脂で作製される2次実装のための、電気配線基板（熱膨張係数：約 $15\times 10^{-6}/^{\circ}\text{C}$ 、ヤング率：約 $2\times 10^5\text{N/mm}^2$ ）より小さい、窒化アルミ（熱膨張係数： $5\times 10^{-6}/^{\circ}\text{C}$ 、ヤング率： $3\times 10^6\text{N/mm}^2$ ）を主成分とするセラミックを積層構造とした基体で形成する。

【0034】これにより、エポキシ等の樹脂で作製された2次実装のための、後記する電気配線基板の反りや変形等が生じた場合でも、第1基体上の光結合部への影響を低減することができる。また、第2基体であるセラミック多層配線基体105のヤング率を第1基体である単結晶シリコン基板103より大きく、2次実装のための電気配線基板より大きくすることにより、第1基体である単結晶シリコン基板103の機械的な強度を十分に補うことが同時にできる。さらに、第2基体であるセラミック多層配線基体105に形成する第2基体に設けられた第2導体であるランド104に接続される内部配線導体パターン（不図示）を、高周波電気設計により最適化し、最短の経路で配線することにより高速データ伝送を行なう構造として最適である。

【0035】次に、光モジュールM1の電気配線基板への実装・装着について説明する。

【0036】図4は、光モジュールM1を搭載する電気配線基板を模式的に説明するための分解斜視図であり、

図5は光モジュールM1が電気配線基板に実装された後の斜視図である。

【0037】電気配線基板130は、光信号を発生する光モジュールとそれに電力を供給したり、制御信号を与える電子部品を搭載するための不図示の内部配線および、表面に光モジュールや電気回路を実装固定するための電気端子が施されたものであり、エポキシ樹脂にガラス等を添加した絶縁体と、Cu等のメタルを複数積層した構造の多層配線基板である。

【0038】光モジュールM1は、裏面に配設されたランド104と、電気配線基板上に予め光モジュールM1の裏面に配設されたランドと対になるよう配設された端子122間とを、はんだボール123aを介して、電気配線基板にリフロープロセスにより接合される。ここで、リフローはピーク温度 $230^{\circ}\text{C}\sim 250^{\circ}\text{C}$ 程度、1分程度の時間にてリフロー炉で処理した。はんだボール123aはこのリフロー中に熔融され、セルフアライン効果にて電気配線基板130に整列され、冷却プロセスを経て固化実装された。なお、光モジュールM1には、搭載された半導体素子の冷却を行なうために第2基体105内に配設された不図示のサーマルビアがAuメタライズ124に接続されている。

【0039】Auメタライズ124は、電気配線基板130上の冷却用パッドに、はんだブリフォーム132を介して、同じくリフロー時に熔融接合した。なお、電気配線基板内もしくは基板下に冷却を行なうための放熱フィン（不図示）を配設すると冷却効果が増し好適である。

【0040】光モジュールM1の制御を行なうための電子回路である制御IC141、コンデンサや抵抗の役割をもつチップ電子部品142、143、144も、同じくリフロー時にはんだ（不図示）を介して熔融接合した。また、電気配線基板130への外部からの電気接続は電気配線基板130に不図示の電気コネクタにより接続することによりその機能を果たすことが可能となった。

【0041】制御IC141も本発明にかかる第2基体と同等の構造である。すなわち、IC141はセラミック基体であり、これは半導体チップ（不図示）の熱膨張係数よりやや大きい熱膨張係数を持ち、実装基板130より小さい熱膨張係数を持ち、さらにヤング率が半導体チップおよび実装基板130より大きい。これにより、はんだボール123bで電気配線基板130に接合すると、機械的な強度を十分に好適に補うことができ、長期信頼性に優れる。

【0042】また、光モジュールM1の構造は、フェルル110に嵌合させるため不図示の光コネクタに合致する構造（例えば切り欠き部）を第2基体105に形成することにより、リフロー時の熱の影響を光ファイバ被覆に与えることがなく、大量生産できる。

【0043】また、本実施例の説明では、はんだボール

を電気配線基板に予め実装した形態で説明を行なったが、光モジュール、もしくは制御IC側に予め実装した形態で行なってもなんら問題はない。

【0044】また、第2基体の厚み方向に熱膨張係数、ヤング率を段階的に変化させたセラミック多層基体とすることにより、更なる特性向上がはかれる。

【0045】この光モジュールM1の特性評価を行なったところ良好な特性が得られた。その1例として、 $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$ の温度条件にて光出力変動を観察したトラッキングエラーの結果を図6に示す。この結果より、光出力変動は $\pm 0.3\text{ dB}$ 以内であり非常に良好な特性であることが確認された。

【0046】さらに、凹部106a、106bの存在により、低背化を図ることができる上に、光結合部が基板の内側にあるので外部からの応力が加わりにくい構造であり、安定した光接続が可能となる。

【0047】

【発明の効果】以上説明したように、本発明の光モジュールの実装構造によれば、第2基体の熱膨張係数が2次実装のための電気配線基板より小さくかつ第1基体より大きく、第2基体のヤング率が第1基体および電気配線基板より大きいので、2次実装のための電気配線基板への接続も容易に行なえ、しかも長期信頼性に優れた光モジュールの実装構造を提供できる。

【0048】さらに、第2基体をセラミック多層基板で構成することにより、電気配線を短くすることが容易に行うことができ、高周波特性に優れた光モジュールの実装構造を提供できる。

【図面の簡単な説明】

【図1】本発明に係る光モジュールの実施形態を模式的

*に説明する図であり、(a)は上面側からみた斜視図、(b)は下面側からみた斜視図である。

【図2】本発明に係る光モジュールの実施形態を模式的に説明する分解斜視図である。

【図3】本発明に係る光モジュールの光結合部周囲を模式的に示す断面図である。

【図4】本発明に係る光モジュールの電気配線基板への実装を模式的に説明するための分解斜視図である。

【図5】本発明に係る光モジュールを電気配線基板へ実装した様子を模式的に説明する斜視図である。

【図6】光モジュールのトラッキングエラー評価結果を示すグラフである。

【図7】ヤング率と変形量との関係を示すグラフである。

【図8】従来の光モジュールを模式的に説明するための分解斜視図である。

【符号の説明】

101：光半導体素子（半導体レーザ）

102：光ファイバ

103：第1基体（シリコン基板）

104：第2導体（ランド）

105：第2基体（セラミック多層配線基体）

112：第1導体

108：石英板

110：フェルール

111：受光素子（光半導体素子）

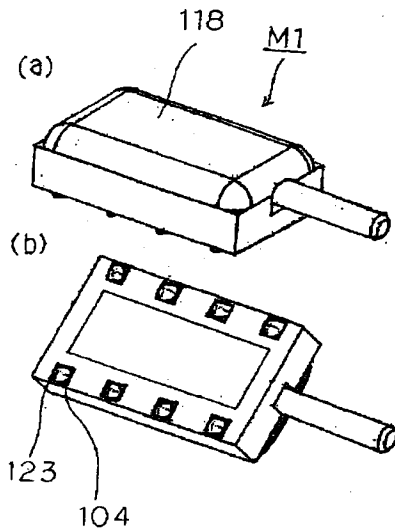
117：シリコーン樹脂（透明樹脂）

118：エポキシ樹脂（不透明樹脂）

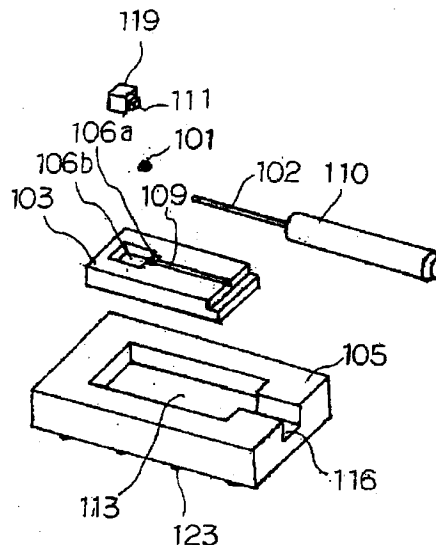
130：電気配線基板

M1：光モジュール

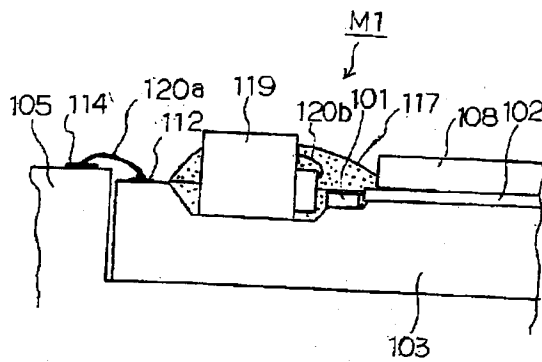
【図1】



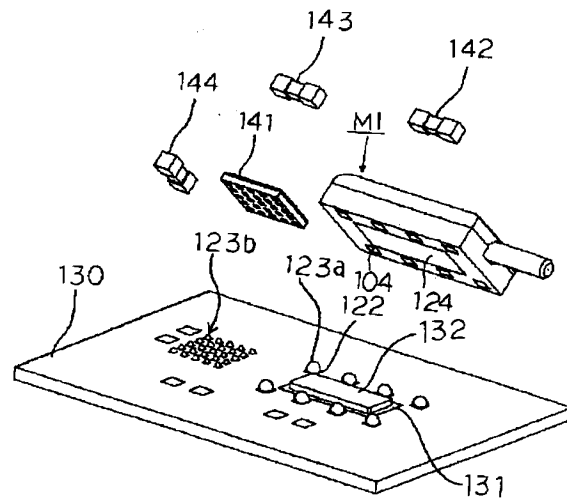
【図2】



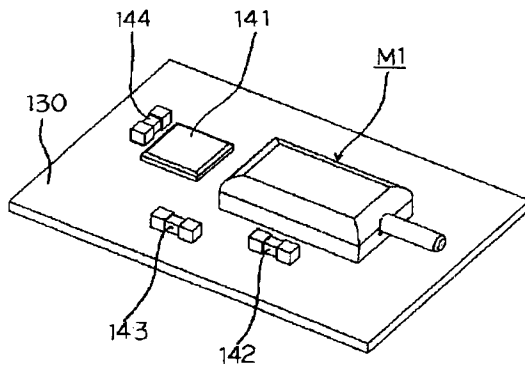
【図3】



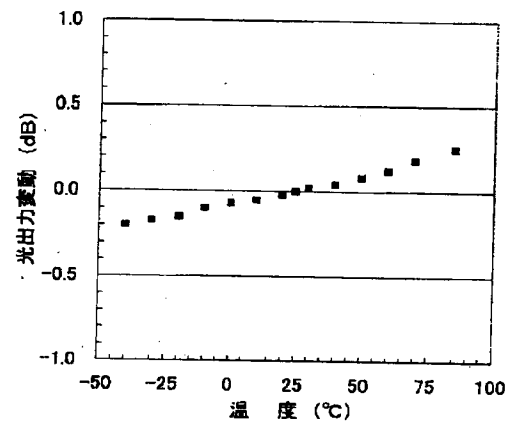
【図4】



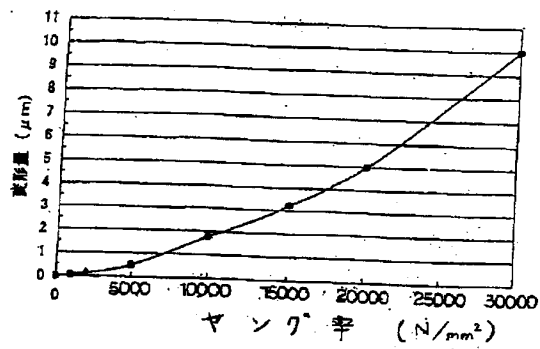
【図5】



【図6】



【図7】



【図8】

